

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-342097

(43)Date of publication of application : 11.12.2001

(51)Int.Cl. C30B 29/06  
C30B 15/20  
C30B 30/04

(21)Application number : 2000-160405

(71)Applicant : KOMATSU ELECTRONIC METALS CO LTD

(22)Date of filing : 30.05.2000

(72)Inventor : KOTOOKA TOSHIRO

SAISHOJI TOSHIAKI

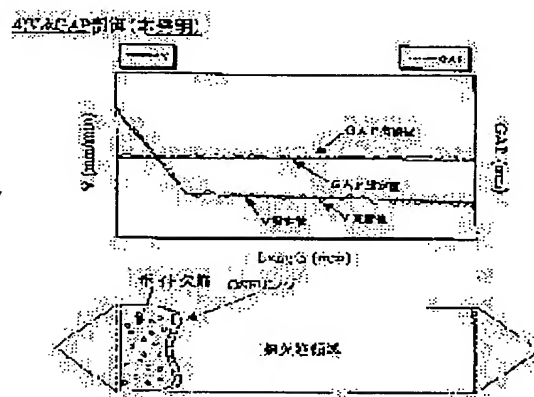
NAKAMURA KOZO

## (54) SILICON MONOCRYSTAL PULLING DEVICE AND PULLING METHOD

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a CZ method of silicon monocrystal pulling method and a device for the same which can improve an acquisition rate of non defective crystal (perfect crystal) and its sureness.

**SOLUTION:** The silicon monocrystal pulling device is pulling a crystal from a silicon molten liquid surrounding the crystal with a heat shielding body. At the time of pulling the monocrystal from the silicon molten liquid, parameters are set to form a non defective region in the crystal, among them at least a distance from a bottom of the heat shielding body to the level of molten liquid and the pulling speed of the silicon monocrystal is set so as to be kept in an allowable width. Thereby, the sureness for forming the non defective crystal region can be increased.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-342097  
(P2001-342097A)

(43) 公開日 平成13年12月11日 (2001. 12. 11)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テームコード* (参考)
C 3 0 B 29/06	5 0 2	C 3 0 B 29/06	5 0 2 J 4 G 0 7 7
15/20		15/20	
30/04		30/04	

審査請求 未請求 請求項の数11 O L (全 11 頁)

(21) 出願番号 特願2000-160405 (P2000-160405)

(22) 出願日 平成12年 5 月30日 (2000. 5. 30)

(71) 出願人 000184713

コマツ電子金属株式会社

神奈川県平塚市四之宮 3 丁目25番 1 号

(72) 発明者 琴岡 敏朗

神奈川県平塚市四之宮2612番地 コマツ電  
子金属株式会社内

(72) 発明者 最勝寺 俊昭

神奈川県平塚市四之宮2612番地 コマツ電  
子金属株式会社内

(72) 発明者 中村 浩三

神奈川県平塚市四之宮2612番地 コマツ電  
子金属株式会社内

Fターム (参考) 4G077 AA02 BA04 CF10 EG30 EH09  
EH10 EJ02

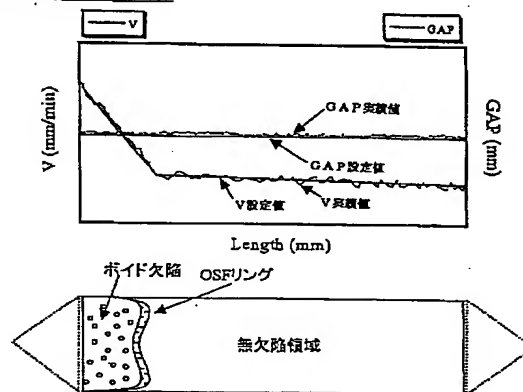
(54) 【発明の名称】 シリコン単結晶引上げ装置及び引上げ方法

(57) 【要約】

【課題】 無欠陥結晶（完全結晶）の取得率とその確実性を向上させることができるようなCZ法シリコン単結晶引上げ装置及び方法を提供する。

【解決手段】 シリコン融液の中からシリコン単結晶を引上げる単結晶引上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備える単結晶引上げ装置でシリコン単結晶の引き上げを行う場合に、シリコン融液の中から引上げられているシリコン単結晶中に無欠陥結晶領域を形成する際に設定されるパラメータについて、少なくとも前記熱遮蔽体底面から融液液面までの距離及び前記シリコン単結晶の引上げ速度については所定の許容幅内に入るように設定してシリコン単結晶の引き上げを行うことによって、無欠陥結晶領域形成の確度を増す。

4) V&GAP制御 (本発明)



## 【特許請求の範囲】

【請求項 1】 シリコン融液の中からシリコン単結晶を引上げる単結晶引上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備える単結晶引上げ装置でシリコン単結晶の引き上げを行う場合に、前記熱遮蔽体底面から融液液面までの距離の変化量を追跡し、当該変化量を最小限に押さえ込むことによって、シリコン単結晶から切出されるシリコンウエハの面内における結晶欠陥分布の再現性を高める方法。

【請求項 2】 シリコン融液の中からシリコン単結晶を引上げる単結晶引上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備える単結晶引上げ装置でシリコン単結晶の引き上げを行う場合に、シリコン融液の中から引上げられているシリコン単結晶中に無欠陥結晶領域を形成する際に設定されるパラメータについて、少なくとも前記熱遮蔽体底面から融液液面までの距離及び前記シリコン単結晶の引上げ速度については所定の許容幅内に入るように設定してシリコン単結晶の引き上げを行うことによって、無欠陥結晶領域形成の確度を増す方法。

【請求項 3】 シリコン融液の中からシリコン単結晶を引上げる単結晶引上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備える単結晶引上げ装置でシリコン単結晶の引き上げを行う場合に、シリコン融液の中から引上げられているシリコン単結晶中に無欠陥結晶領域を形成する際に、前記熱遮蔽体底面から融液液面までの距離の制御の精密度を増すことによってシリコン単結晶の引上げ速度の増減の許容幅を大きくする方法。

【請求項 4】 シリコン融液の中からシリコン単結晶を引上げるシリコン単結晶引上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備えるシリコン単結晶引上げ装置において、シリコン融液の中から引上げられているシリコン単結晶中に無欠陥結晶領域を形成する際に設定されるパラメータについて、少なくとも前記熱遮蔽体底面から融液液面までの距離及び前記シリコン単結晶の引上げ速度については所定の許容幅内に入るように設定してシリコン単結晶の引き上げを行うことを特徴とするシリコン単結晶引上げ装置。

【請求項 5】 シリコン融液の中からシリコン単結晶を引上げるシリコン単結晶引上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備えるシリコン単結晶引上げ装置において、シリコン融液の中から引上げられているシリコン単結晶中に無欠陥結晶領域を形成する際に、前記熱遮蔽体底面から融液液面までの距離を精密に制御することによって、シリコン単結晶の引上げ速度にある程度の余裕を持ってシリコン単結晶の引き上げを行い得るようにしたことを特徴とするシリコン単結晶引上げ装置。

【請求項 6】 シリコン融液の中からシリコン単結晶を引上げるシリコン単結晶引上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備えるシリコン単結晶引上げ装置において、少なくとも、前記熱遮蔽体底面から融液液面までの距離を実測して追跡し、当該距離を計算値通りに精密に制御しながらシリコン単結晶の引き上げを行うことによって無欠陥結晶領域を多く含むシリコンインゴットを製造することを特徴とするシリコン単結晶引上げ装置。

10 【請求項 7】 シリコン融液に対して磁場を印加する磁場印加手段を備えていることを特徴とする請求項 4 から 6 いずれか記載のシリコン単結晶引上げ装置。

【請求項 8】 請求項 4 から 7 いずれか記載のシリコン単結晶引上げ装置によって製造された、無欠陥領域を多く含むシリコンインゴット群。

【請求項 9】 設定 GAP を引上げ径の 0.2 - 0.5 倍とし、この GAP を設定値  $\pm 2.0$  mm 以内に制御して引上げを行うことを特徴とする単結晶育成方法。

20 【請求項 10】 メルトレベル検出装置を用いて熱遮蔽体底面から融液表面までの距離を精密に計測し、実測した GAP 値と設定 GAP の差分をルツボ送り量にフィードバックしルツボ送りを調整することにより GAP を精密に制御する方法。

【請求項 11】 磁場を印加することにより引上げ速度の許容幅を広げることを特徴とする無欠陥結晶の育成方法。

## 【発明の詳細な説明】

【0001】

30 【発明の属する技術分野】 本発明は、シリコン融液の中からシリコン単結晶を引上げるチョクラスキー法（CZ 法）シリコン単結晶引上げ装置及び方法、特に Grow-in 欠陥を含まない無欠陥結晶（完全結晶）をシリコンインゴット中に簡易かつ再現性良く形成させることができ、かつシリコンインゴットからより多くの無欠陥結晶ウエハの取得を実現することができる CZ 法シリコン単結晶引上げ装置及び方法に関する。

【0002】

40 【従来の技術】 近年の半導体回路の高集積化・微細化に伴うデバイス特性の向上に伴って、シリコン単結晶の製造過程において生ずる結晶欠陥の低減の要求も強くなってきている。そして、これに応えるために、CZ 法でシリコン単結晶を製造する際には、ウエハ面内の欠陥分布を的確に制御してシリコン単結晶の引き上げを行う必要がある。

50 【0003】 ここで、CZ 法でシリコン単結晶を引き上げる際には、結晶の欠陥分布は一般に、引上げ速度  $V$  と融液近傍の軸方向温度勾配  $G$  を用いて表される  $V/G$  と相関があると報告されている。そして、特に無欠陥結晶（完全結晶）と呼ばれているボイド欠陥、転位クラスター、OSF リング等の結晶欠陥の存在しない結晶を育成

するためには（但し、最近ではOSFリング入りのものなどもある）、 $V/G$ を精度よく制御することが必要となる。

【0004】例えば、上記特開平8-330316号公報には、無欠陥結晶（完全結晶）の無欠陥領域を形成する条件として、結晶の引き上げ速度を $V$  (mm/min)とし、シリコンの融点から1300℃の間の軸方向の結晶内の温度勾配の平均を $G$  (℃/mm)としたとき、 $V/G$ で表される比が0.20~0.22 mm<sup>2</sup>/℃minとなるように制御して結晶を引き上げることが記載されている。

【0005】この他にも、 $V/G$ で決定されるウエハ面内の欠陥分布を制御するために、結晶育成時の結晶中心の軸方向温度勾配を $G_c$ とし、結晶外周部での軸方向温度勾配を $G_e$ としたときに、結晶育成速度 $V$ を設定値±0.02 mm以内、 $\Delta G = G_e - G_c$ を1℃/mm以内に制御すること（特開平11-199386）や、 $G_e = G_c \pm 0.3$ ℃に制御すること（特開平11-199383）などが提案されている。

【0006】

【発明が解決しようとする課題】しかしながら、実際には、例えば無欠陥結晶（完全結晶）の育成条件として提示されているような非常に狭い範囲（例えば、特開平8-330316号公報）で $V/G$ を精度よく制御することは極めて困難である。

【0007】その理由として、まず、実際には石英ルツボ内径のバラツキやヒーターからの輻射熱による石英ルツボにへたりや変形が生じ、育成された結晶重量と石英ルツボ内径から計算された融液重量とは必ずしも同一にはならないということが挙げられる。

【0008】また、炉内に熱遮蔽体が設置されているCZ法シリコン単結晶引上げ装置を使用した場合には、シリコン単結晶の引上げの際に熱遮蔽体が伸縮する。そしてその結果、結晶育成時の界面近傍の軸方向温度勾配 $G$ の径方向温度分布が変化し、径方向の $V/G$ が変化してしまうこととなるので、引上げ速度のみ精度良く制御を行ったとしても、同一の欠陥分布を再現性よく得ることが非常に困難なものとなっていた。

【0009】更に、軸方向温度勾配 $G$ を制御する場合においても、実際には $G$ は結晶の育成中においても刻々と変化するものであり、結晶育成中における軸方向温度勾配の径方向の分布を的確に把握することは非常に困難であることから、目的とする欠陥分布をウエハ面内に再現性良く得ることはできなかった。

【0010】これについて更に詳細に説明すると、例えば特開平8-330316号公報で言えば、 $G$ が半径方向に均一であれば、例えば $G = 3.0$ ℃/mmのとき、引き上げ速度 $V$ は、 $0.63 \pm 0.03$  mm/minにコントロールすればよいことになるが、 $G$ は半径方向に一樣ではなく、 $G$ の半径方向での変化が10%に達したときには、許容幅はゼロとなってしまう、無欠陥結晶（完全結

晶）の製造が不可能となる。これは、半径方向の $G$ の僅かな均一性の低下によって実質的には無欠陥結晶（完全結晶）の製造が不可能となることを意味するが、 $G$ の半径方向での変化が10%に達することは十分に起こり得、特開平8-330316号公報によって提案された方法では、無欠陥結晶の製造が極めて不安定なものとならざるを得ない。

【0011】本発明は、以上のような課題に鑑みてなされたものであり、その目的は、無欠陥結晶（完全結晶）の取得率とその確実性を向上させることができるようなCZ法シリコン単結晶引上げ装置及び方法を提供することにある。

【0012】

【課題を解決するための手段】以上のような課題を解決するために、本発明者らが鋭意研究を重ねた結果、炉内に熱遮蔽体を備えるCZ法シリコン単結晶引上げ装置においては、同一条件にて無欠陥結晶の育成を行った場合には、熱遮蔽体底面から融液液面までの距離（以下、単に「GAP」という）の変化が、結晶育成中の界面近傍の温度勾配 $G$ に大きく影響しているということが判り、それがウエハ面の径方向の欠陥分布のバラツキの原因となっていることが判明した。

【0013】そして更に本発明者らは、上記GAPの変化量を最小限に押さえ込むことで軸方向温度勾配 $G$ のウエハ面内における欠陥分布の変化を抑え込むことができ、それによって引上げ結晶毎のウエハ面内における欠陥分布の再現性を高めることができるということを見出し、本発明を完成するに至った。

【0014】このようなことから、本発明においては、以下のような方法を基本原理的なものとして提供する。

【0015】（1）シリコン融液の中からシリコン単結晶を引上げる単結晶引上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備える単結晶引上げ装置でシリコン単結晶の引き上げを行う場合に、前記熱遮蔽体底面から融液液面までの距離の変化量を追跡し、当該変化量を最小限に押さえ込むことによって、シリコン単結晶から切出されるシリコンウエハの面内における結晶欠陥分布の再現性を高める方法。

【0016】ここで、上記（1）に係る方法は、シリコンウエハの面内、特にその径方向の結晶欠陥分布の再現性を問題とし、結晶欠陥密度の大小は問題としていないが、結晶欠陥がゼロの場合の再現性を確実にした場合には、それは無欠陥結晶の製造の確度を高めたということになる。

【0017】このようなことから、本発明によれば、無欠陥結晶をある程度の確実性をもって製造する方法も提供されることとなる。そしてその方法を一般的に記述したものが下記の（2）である。また、本発明の基本原理に照らして、無欠陥結晶の引き上げ工程において、シリコン単結晶の引上げ速度の増減に対してある程度の自由

度を持たせることによって、無欠陥結晶の製造確度を上げたものとして本発明をとらえ、それを一般的に記述したものが下記の(3)である。

【0018】なお、ここで言う「結晶欠陥」とは、ボイド欠陥、転位クラスター、OSFリング等のGrown-in欠陥を意味する。また、下記(2)の「所定の許容幅内」については、実施例において、ある特定の条件下においての具体的な数値が明示されているが、そこで示された数値に限られることなく、状況に応じて適切な値が設定される(この「適切な値」というのは、当業者であれば、実施例に示された実験と同様の実験を行うことによって導き出すことができる)。

【0019】(2) シリコン融液の中からシリコン単結晶を上げる単結晶上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備える単結晶上げ装置でシリコン単結晶の引き上げを行う場合に、シリコン融液の中から引き上げられているシリコン単結晶中に無欠陥結晶領域を形成する際に設定されるパラメータについて、少なくとも前記熱遮蔽体底面から融液液面までの距離及び前記シリコン単結晶の引き上げ速度については所定の許容幅内に入るように設定してシリコン単結晶の引き上げを行うことによって、無欠陥結晶領域形成の確度を増す方法。

【0020】(3) シリコン融液の中からシリコン単結晶を上げる単結晶上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備える単結晶上げ装置でシリコン単結晶の引き上げを行う場合に、シリコン融液の中から引き上げられているシリコン単結晶中に無欠陥結晶領域を形成する際に、前記熱遮蔽体底面から融液液面までの距離の制御の精密度を増すことによってシリコン単結晶の引き上げ速度の増減の許容幅を大きくする方法。

【0021】以上のような本発明に係る方法を実施するために好適なCZ法シリコン単結晶上げ装置は以下のようなものである。

【0022】(4) シリコン融液の中からシリコン単結晶を上げるシリコン単結晶上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備えるシリコン単結晶上げ装置において、シリコン融液の中から引き上げられているシリコン単結晶中に無欠陥結晶領域を形成する際に設定されるパラメータについて、少なくとも前記熱遮蔽体底面から融液液面までの距離及び前記シリコン単結晶の引き上げ速度については所定の許容幅内に入るように設定してシリコン単結晶の引き上げを行うことを特徴とするシリコン単結晶上げ装置。

【0023】(5) シリコン融液の中からシリコン単結晶を上げるシリコン単結晶上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備えるシリコン単結晶上げ装置において、シリコン融液の中から引き上げられているシリコン単結晶中に無欠陥結晶領域

を形成する際に、前記熱遮蔽体底面から融液液面までの距離を精密に制御することによって、シリコン単結晶の引き上げ速度にある程度の余裕を持ってシリコン単結晶の引き上げを行い得るようにしたことを特徴とするシリコン単結晶上げ装置。

【0024】(6) シリコン融液の中からシリコン単結晶を上げるシリコン単結晶上げ装置であって、前記シリコン単結晶の周囲を囲繞する熱遮蔽体を備えるシリコン単結晶上げ装置において、少なくとも、前記熱遮蔽体底面から融液液面までの距離を実測して追跡し、当該距離を計算値通りに精密に制御しながらシリコン単結晶の引き上げを行うことによって無欠陥結晶領域を多く含むシリコンインゴットを製造することを特徴とするシリコン単結晶上げ装置。

【0025】(7) シリコン融液に対して磁場を印加する磁場印加手段を備えていることを特徴とする(4)から(6)いずれか記載のシリコン単結晶上げ装置。

【0026】なお、磁場は、少なくとも2500G以上の水平磁場を印加するのが好ましい。磁場は、2000G以下ではウエハ面内のGの均一性が不十分となり、5000G以上では却って無欠陥化率が悪化すると考えられるので、2500G~5000Gの範囲で調整するのが好ましい。

【0027】ところで、これらの装置によって製造されたシリコンインゴットは、従来のものよりも無欠陥領域を多く含み、また、無欠陥領域形成の確度も高いことから、シリコンインゴットを連続的に多数本上げた場合でも、不良品(無欠陥領域を殆ど含んでいないようなシリコンインゴット)が混じってしまうようなことが殆ど無い。従って、本発明においては、以下のような連続的に引き上げられ、製造されたシリコンインゴット群もその範囲に含む。

【0028】(8) (4)から(7)いずれか記載のシリコン単結晶上げ装置によって製造された、無欠陥領域を多く含むシリコンインゴット群。

【0029】更に本発明においては、より具体的な態様として、以下のような方法も含む。

【0030】(9) 設定GAPを上げ径の0.2~0.5倍とし、このGAPを設定値±2.0mm以内に制御して引き上げを行うことを特徴とする単結晶育成方法。

【0031】(10) メルトレベル検出装置を用いて熱遮蔽体底面から融液表面までの距離を精密に計測し、実測したGAP値と設定GAPの差分をルツボ送り量にフィードバックしてルツボ送りを調整することによりGAPを精密に制御する方法。

【0032】(11) 磁場を印加することにより引き上げ速度の許容幅を広げることを特徴とする無欠陥結晶(完全結晶)の育成方法。

【0033】[用語の定義等] 本明細書において、「イ

10

20

30

40

50

ンゴット」はシリコン融液から成長した単結晶を意味し、インゴットから切り出されて「ウエハ」が作製される。

【0034】無欠陥結晶（完全結晶）というのは、ボイド（空洞）欠陥、酸化誘起積層欠陥（OSF；Oxidation Induced Stacking Fault）、及び転位クラスタのいずれも存在しない結晶のことを意味する。また、無欠陥領域（完全結晶領域）もしくは無欠陥な領域というのは、結晶の中でも、ボイド（空洞）欠陥、酸化誘起積層欠陥（OSF；Oxidation Induced Stacking Fault）、及び転位クラスタのいずれも存在しない領域のことを意味する。

【0035】「熱遮蔽体」は、原料融液液面からの輻射熱や炉内のヒーターからの放熱を遮蔽するために炉内に設置されるものであるが、これは炉内に流されるガスの流れを整流する働きもする。ここで、もしガスの整流が主目的であったとしても、結果として融液液面やヒーターからの熱を何らかの形で遮蔽しているものであれば、本発明に係る熱遮蔽体として機能するのに十分であるから、何らかの形で熱遮蔽を行うものである限り、本発明における「熱遮蔽体」の概念に含まれる。

【0036】「シリコン融液に対して磁場を印加する磁場印加手段」としては、例えば特開昭56-45889号公報に開示されているようなものを使用することができる。また、磁場印加手段の中でもカスプ磁場を作るものとしては、特開昭58-217493号公報に開示されているようなものを使用することができる。

【0037】

【発明を実施するための形態】図1は本発明を実施するためのCZ法シリコン単結晶引上げ装置のホットゾーンの基本構成を示した図である。この図1に示されるように、本発明を実施するためのCZ法シリコン単結晶引上げ装置は、シリコン融液13を貯留して自ら回転するルツボ21と、このルツボ21を加熱するヒーター22と、シリコン融液13から回転させられながら引上げられる単結晶11を取り囲んで当該単結晶11への輻射熱量を調整する熱遮蔽体23と、シリコン融液13に磁場を印加するためのソレノイド27と、を含む。

【0038】ここで、熱遮蔽体23は一般的にはカーボン部材で構成され、シリコン融液13等からの輻射熱を遮蔽することによって単結晶11の側面の温度調整を行う。また、ヒーター22は、図27に示されるように、好適にはサイドヒーター22aとボトムヒーター22bとから構成される。

【0039】本発明を実施するにあたっては、熱遮蔽体底面23aから融液液面13aまでの距離Lを精密に追跡してこれを制御する必要があるが、距離Lを精密に計測するものとして特願2000-083030号に係るメルトレベル検出装置を使用するようにすると好適である。そして本発明の実施にあたっては、特願2000-

083030号に係るメルトレベル検出装置によって計測された距離Lが、予め設定された範囲からずれてしまったような場合には、例えばルツボ21を昇降させてこれを適性値に戻すように調整する。

【0040】ここで、図2および図3は、特願2000-083030号に係るメルトレベル検出装置の実施形態を示すブロック図である。このメルトレベル検出装置を備えるCZ法単結晶引上げ装置においては、三角測量を原理とした距離計測ユニット8を採用しており、この距離計測ユニット8には、レーザー光をシリコン融液液面13aに投射するレーザー光照射器と、シリコン融液液面13aから反射してきたレーザー光を受光する受光器と、が備えられている。

【0041】そして、距離計測ユニット8から出力されたレーザー光2はスキャンミラー28で反射させられ、入射窓18を透過して、引上げ装置のチャンバー17内に設置された石英製プリズム20を経由し、シリコン融液液面13aに投射される。シリコン融液液面13aに投射されたレーザー光2は、ここで一旦鏡面反射をし、熱遮蔽体23の下端部裏面（底面）23aに計測スポット31が当たる。そして、熱遮蔽体23の底面23aに計測スポット31として照射されたレーザー光2は、ここで散乱し、その反射散乱光の一部がシリコン融液液面13aで鏡面反射し（二次反射光）、プリズム20、入射窓18、スキャンミラー28を経由して、距離計測ユニット8に入射される。三角測量を原理とした距離計測ユニット8は、その中に内蔵されているレーザー光照射器と受光器の間の距離、レーザー光の照射角及び受光角より、そのときの距離（Dw）を算出する。

【0042】次に、スキャンミラー28を回転または移動させることにより、計測スポット31を熱遮蔽体23の下端部の上面25に移動させ、そこからの反射光（一次反射光）を、プリズム20、入射窓18、スキャンミラー28を経由して、距離計測ユニット8に受光させる（図中、破線で示した経路）。そして、Dwを算出したときと同様の手法によって、熱遮蔽体23の下端部の上面までの距離を算出し、熱遮蔽体23の下端部の厚み26を加えることによって、熱遮蔽体23の下端部の裏面（底面）23aまでの距離（Ds）を求める。

【0043】そして、次の（1）式により、熱遮蔽体底面23aからシリコン融液液面13aまでの距離（GAPの距離）Lを計算する。

【0044】

GAPの距離L = (Dw - Ds) / 2 …… (1) 式

【0045】

【実施例】〔設定条件〕図1に示されるようなCZ法シリコン単結晶引上げ装置を用い、結晶引上げ速度V及びGAPの距離Lに対して精密に制御を行って単結晶を引上げた場合について、それを行わなかった場合と対比させて、無欠陥結晶の形成具合を調べた。実験は直径20

0mmの結晶を用いて行った。

【0046】結晶欠陥の分布は、一般的には結晶をエッチング液に浸した後にその表面を観察することによって調査することができるが、この実施例では、ボイド及び転位クラスタについては無攪拌Seccoエッチングをすることにより、OSFについては780℃で3時間及びそれに続く1000℃で16時間の酸化性熱処理をした後にライトエッチングをすることにより、欠陥の分布を調査した。

【0047】なお、GAPの距離Lは60mm付近で調整し、結晶引上げ速度Vは定常状態では0.4mm/min程度となるように調整した。また、磁場は、3000Gの水平磁場を印加した。

【0048】[GAPの距離Lの計測] GAPの距離Lは、上記の特願2000-083030号に係るメルトレベル検出装置によって計測し、その計測値をルツボ送り量にフィードバックし、GAPの距離Lを設定値±2.0mm/min以内となるように制御すると同時に、結晶引上げ速度Vが設定値±0.01mm/min以内となるように制御した。

【0049】[一般的なCZ法シリコン単結晶引上げ装置を使用したときのGAPの距離Lのばらつき] まず、図1に示されるようなCZ法シリコン単結晶引上げ装置を用い、当該装置において従来からの手法によってGAPの距離Lが一定になるように制御して、複数回シリコン単結晶を引き上げてみた。図4は、そのようにしたときのGAPの距離Lの実測値を示したものである。

【0050】この図4に示されるように、従来からの手法によって制御した場合には、GAPの距離Lが一定になるように制御したつもりでも、実際にはかなりのばらつきが生じていることが判る。これは、既に述べたように、石英ルツボ内径のバラツキ、シリコン単結晶育成時の石英のへたりや変形、および熱遮蔽体が伸縮することに起因しているものと考えられる。

【0051】[結晶引上げ速度Vの制御、GAPの距離Lの制御]

<結晶引上げ速度Vのみの制御(従来方法)> まず、従来から行われている方法に従い、GAPの距離Lを一定に設定して、結晶引上げ速度Vを調整することによって無欠陥結晶の作製を試みた。

【0052】すると、図5に示されるように、結晶引上げ速度Vは、その精密な調整によって、設定値から僅かにずれるだけで収まったものの、GAPの距離Lについては、上記の特願2000-083030号に係るメルトレベル検出装置によって計測したところ、その実測値(GAP実績値=GAPの距離L)は設定値から大きく外れることが判った。このズレは、結晶引上げの最後の段階では、4mm~8mmにも達した。

【0053】そして、グラフの下に示されている欠陥分布図に示されているように、GAP実績値がGAP設定

値から外れるに従って無欠陥領域が消失し、転位クラスターが表出してきた。

【0054】この図5から、従来からの方法では、製品対象領域の全てについて無欠陥領域とすることができなかったのは、GAP実績値が実際にはGAP設定値からずれていたことが原因であろうことが理由であろうと推測することができる。

【0055】<GAPの距離Lのみの精密制御(対照実験)> 今度は、GAPの距離Lを、上記の特願2000-083030号に係るメルトレベル検出装置からの実測値に基づいて精密にフィードバック制御し、その一方で、結晶引上げ速度Vについては、設定値から故意にずらしてみた。

【0056】すると、図6に示されるように、結晶引上げ速度VがV設定値から大きく外れた箇所では無欠陥領域が消失し、転位クラスターやOSFリングが表出してきた。

【0057】このことから、GAPの距離Lについて、その実測値に基づいて精密に制御してシリコン単結晶の引き上げを行った場合でも、結晶引上げ速度Vが設定値から大きく外れた箇所では無欠陥領域が消失するということが判るが、それと同時に、それにはある程度の許容幅があり、その許容幅を超えない範囲で結晶引上げ速度Vが変化した場合には、無欠陥領域が形成されるということがわかる。

【0058】<結晶引上げ速度Vのみの精密制御(対照実験)> 次に、結晶引上げ速度Vについて精密に制御する一方で、GAPの距離Lについては、設定値から故意にずらしてみた。

【0059】すると、図7に示されるように、GAPの距離LがGAP設定値から大きく外れた箇所では無欠陥領域が消失し、転位クラスターやOSFリングが表出してきた。

【0060】このことから、GAPの距離Lについても、結晶引上げ速度Vを精密に制御した場合に対する許容幅が存在し、その許容幅を超えない範囲でGAPの距離Lが変化した場合には、無欠陥領域が形成されるということがわかる。

【0061】<GAPの距離L及び結晶引上げ速度Vの精密制御(本発明)> 最後に、GAPの距離Lを、上記の特願2000-083030号に係るメルトレベル検出装置からの実測値に基づいて精密にフィードバック制御すると共に、結晶引上げ速度Vについても精密に制御した。

【0062】その結果、図8に示されるように、製造されたシリコンインゴットの広い領域にわたって無欠陥結晶領域が形成された。このシリコンインゴットは、その製品対象領域の殆どが無欠陥結晶領域であり、無欠陥結晶シリコンウエハの取得率が格段に良い。

【0063】[許容幅] とこで、上記の実験において示



唆されている「許容幅」について精密に計測をしたところ、図9に示されるような結果が得られた。

【0064】この図9に示されるように、GAPの距離Lが $\pm 2\text{ mm}$ の範囲内にある場合には、結晶引上げ速度Vは $\pm 0.01\text{ mm/min}$ の許容幅がある。但し、同じこの図9に示されるように、GAPの距離Lが $3\text{ mm}$ ずれてしまった場合には、結晶引上げ速度Vの許容幅は、 $\pm 0.005\text{ mm/min}$ と半分にまで狭まってしまう。

【0065】このように、GAPの距離Lをきちんと制御すればするほど、結晶引上げ速度Vの許容幅が大きくなる。更に加えて言えば、本発明を実施するためには磁場をかけなくてもよいが、磁場をかけたほうが速度Vの許容幅は大きくなる(因みに、磁場をかけたときには、磁場をかけない場合よりも、最適なGAPの距離Lは狭くなる)。

【0066】

【発明の効果】以上のことから判るように、シリコン単結晶の引き上げにあたっては、GAPの距離Lを精度よく制御することによって、結晶育成中における軸方向温度勾配Gの径方向分布を引上げ結晶毎に結晶長手方向で再現性良く変化させることができる。ここで、結晶長手方向でGを一定に保つことは非常に困難であるが、GAPの距離Lを精度よく制御することによって、径方向のGを精密に制御することも実現されるので、安定して無欠陥結晶を製造することができるようになる。

【0067】即ち、本発明によれば、無欠陥結晶をシリコンインゴット中に簡易かつ再現性良く形成させることができ、かつシリコンインゴットからより多くの無欠陥結晶ウエハを取得することができるようになる。

【図面の簡単な説明】

【図1】 本発明を実施するためのCZ法シリコン単結晶引上げ装置のホットゾーンの基本構成を示した図である。

【図2】 本発明を実施するために好適な特願2000-083030号に係るメルトレベル検出装置の実施形態を示すブロック図である。

【図3】 本発明を実施するために好適な特願2000-083030号に係るメルトレベル検出装置の実施形態を説明するためのブロック図である。

【図4】 実測されたGAPの距離Lのばらつきを説明するための図であり、一般的なCZ法シリコン単結晶引上げ装置を使用して複数回シリコン単結晶を引き上げてみたときのGAPの距離Lの実測値を示したグラフである。図において、縦軸はGAPの距離Lの大きさ、横軸はシリコン融液から引上げられたシリコン単結晶の長さを示している。

【図5】 従来から行われている方法に従い、GAPの距離Lを一定に設定して、結晶引上げ速度Vを調整することによって無欠陥結晶の作製を試みたときの結果を示す図である。図において、上の図は、シリコン融液から

引上げられたシリコン単結晶の長さ(横軸)と結晶引上げ速度V及びGAPの距離L(縦軸)との関係を示すグラフであり、下の図は、シリコン融液から引上げられたシリコン単結晶の長さに対応して作製した欠陥分布図である。

【図6】 対照実験として、GAPの距離Lを実測値に基づいて精密にフィードバック制御し、その一方で、結晶引上げ速度Vについては、設定値から故意にずらして無欠陥結晶の作製を試みたときの結果を示す図である。

図において、上の図は、シリコン融液から引上げられたシリコン単結晶の長さ(横軸)と結晶引上げ速度V及びGAPの距離L(縦軸)との関係を示すグラフであり、下の図は、シリコン融液から引上げられたシリコン単結晶の長さに対応して作製した欠陥分布図である。

【図7】 対照実験として、結晶引上げ速度Vについて精密に制御する一方で、GAPの距離Lについては、設定値から故意にずらして無欠陥結晶の作製を試みたときの結果を示す図である。図において、上の図は、シリコン融液から引上げられたシリコン単結晶の長さ(横軸)と結晶引上げ速度V及びGAPの距離L(縦軸)との関係を示すグラフであり、下の図は、シリコン融液から引上げられたシリコン単結晶の長さに対応して作製した欠陥分布図である。

【図8】 GAPの距離Lを、上記の特願2000-083030号に係るメルトレベル検出装置からの実測値に基づいて精密にフィードバック制御すると共に、結晶引上げ速度Vについても精密に制御ずらして無欠陥結晶の作製を試みたときの結果を示す図である。図において、上の図は、シリコン融液から引上げられたシリコン単結晶の長さ(横軸)と結晶引上げ速度V及びGAPの距離L(縦軸)との関係を示すグラフであり、下の図は、シリコン融液から引上げられたシリコン単結晶の長さに対応して作製した欠陥分布図である。

【図9】 実験において示唆されている「許容幅」について精密に計測をした結果を示す図である。

【符号の説明】

- 2 レーザー光
- 8 距離計測ユニット
- 11 単結晶
- 13 シリコン融液
- 13a 融液液面
- 17 チャンバー
- 18 入射窓
- 20 石英製ブリズム
- 21 ルツボ
- 22 ヒーター
- 22a サイドヒーター
- 22b ボトムヒーター
- 23 熱遮蔽体
- 23a 熱遮蔽体底面



13

14

25 熱遮蔽体23の下端部の上面

26 熱遮蔽体23の下端部の厚み

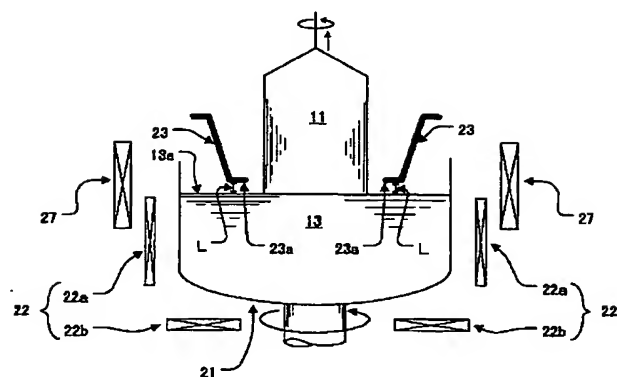
27 ソレノイド

\* 28 スキャンミラー

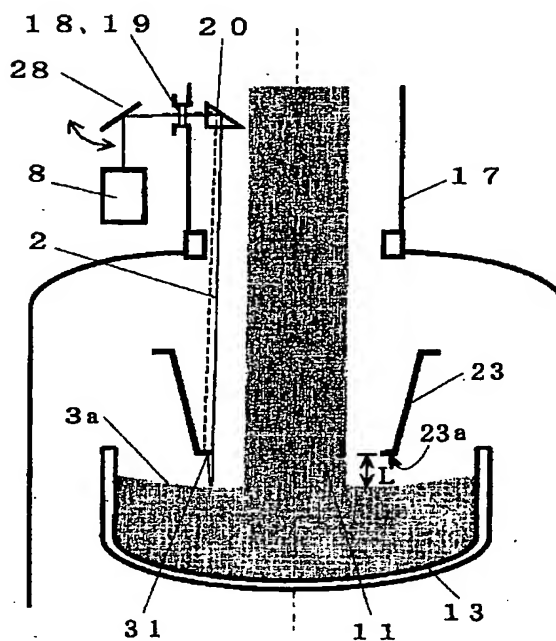
31 計測スポット

\* L 熱遮蔽体底面23aから融液液面13aまでの距離

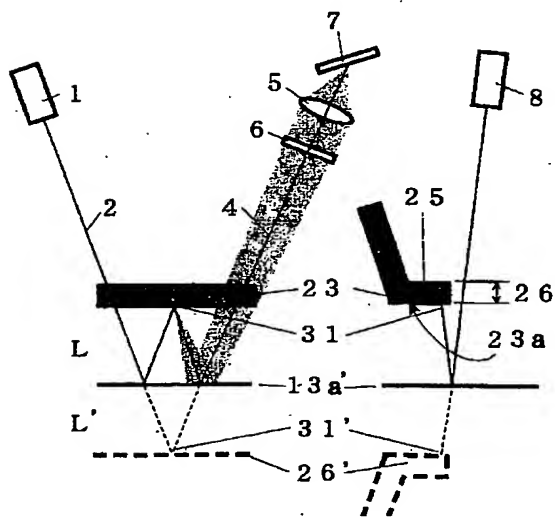
【図1】



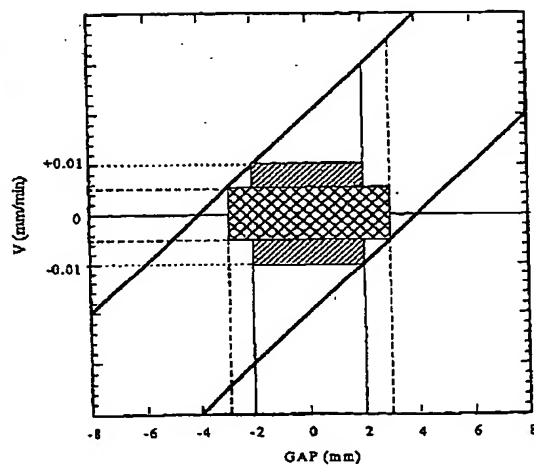
【図2】



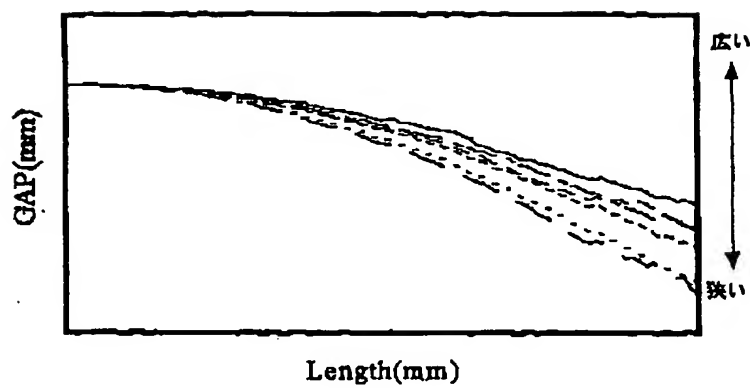
【図3】



【図9】

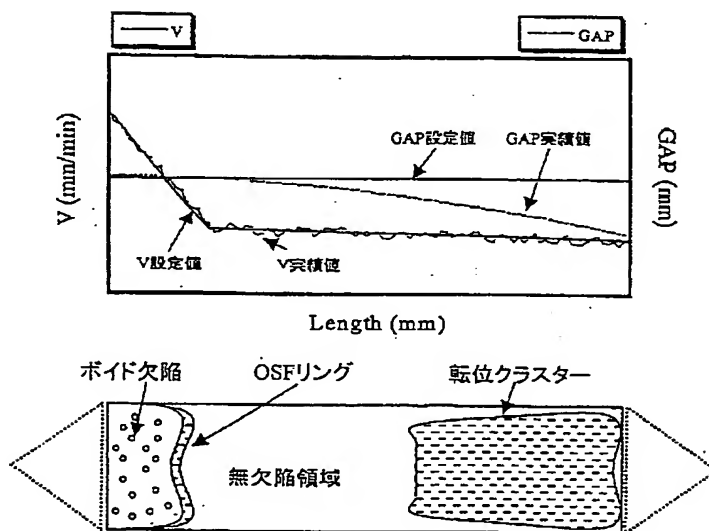


【図4】



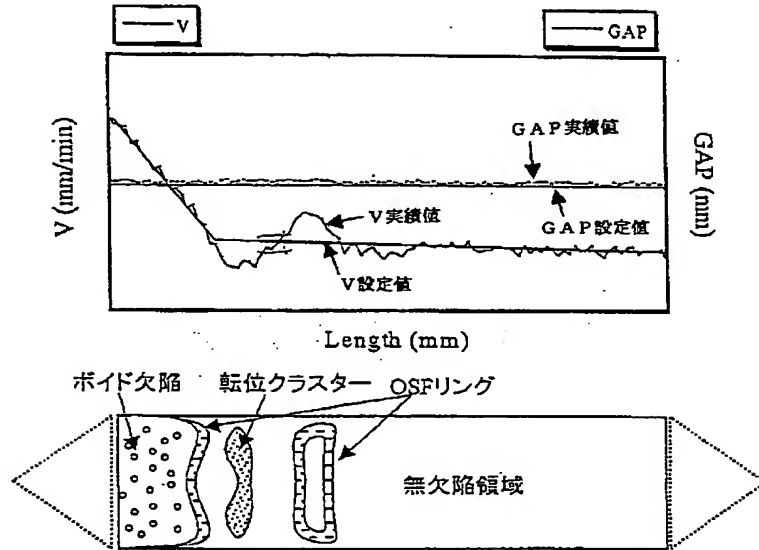
【図5】

1) V制御のみ



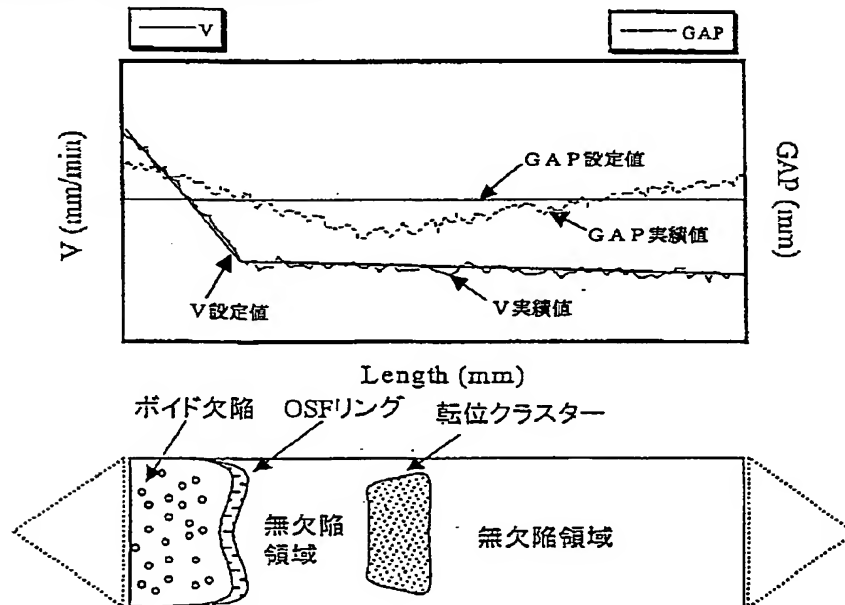
【図6】

## 2)GAP制御(V許容幅はずれ)



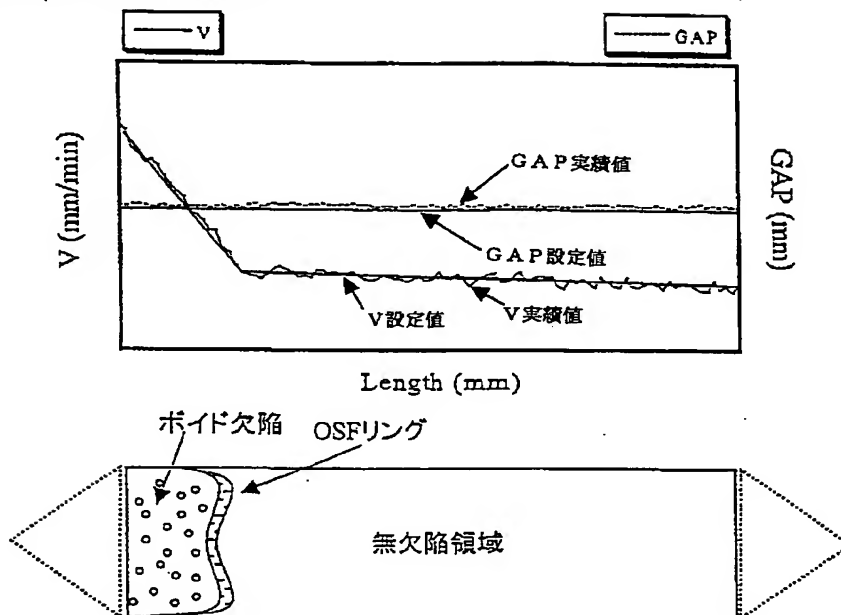
【図7】

## 3)V制御(GAP許容幅はずれ)



【図8】

## 4)V&amp;GAP制御(本発明)



\* NOTICES \*

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1]It is a crystal pulling device which pulls up a silicon single crystal out of silicon melt, When raising a silicon single crystal with a crystal pulling device provided with a thermal shield which surrounds the circumference of said silicon single crystal, How to improve the reproducibility of crystal defect distribution within a field of a silicon wafer cut down from a silicon single crystal by pursuing variation of distance from said thermal shield bottom to a melt oil level, and holding down the variation concerned to the minimum.

[Claim 2]It is a crystal pulling device which pulls up a silicon single crystal out of silicon melt, When raising a silicon single crystal with a crystal pulling device provided with a thermal shield which surrounds the circumference of said silicon single crystal, About a parameter set when forming a defect-free crystalline region into a silicon single crystal which can be being pulled up out of silicon melt. How to increase accuracy of defect-free crystalline region formation by setting up enter in predetermined allowable width at least about distance from said thermal shield bottom to a melt oil level, and pull up velocity of said silicon single crystal, and raising a silicon single crystal.

[Claim 3]It is a crystal pulling device which pulls up a silicon single crystal out of silicon melt, When raising a silicon single crystal with a crystal pulling device provided with a thermal shield which surrounds the circumference of said silicon single crystal, How to enlarge allowable width of a change in pull up velocity of a silicon single crystal by increasing precision of control of distance from said thermal shield bottom to a melt oil level when forming a defect-free crystalline region into a silicon single crystal which can be being pulled up out of silicon melt.

[Claim 4]In a silicon crystal pulling device which is a silicon crystal pulling device which pulls up a silicon single crystal out of silicon melt, and is provided with a thermal shield which surrounds the circumference of said silicon single crystal, About a parameter set when forming a defect-free crystalline region into a silicon single crystal which can be being pulled up out of silicon

melt. A silicon crystal pulling device setting up enter in predetermined allowable width at least about distance from said thermal shield bottom to a melt oil level, and pull up velocity of said silicon single crystal, and raising a silicon single crystal.

[Claim 5]In a silicon crystal pulling device which is a silicon crystal pulling device which pulls up a silicon single crystal out of silicon melt, and is provided with a thermal shield which surrounds the circumference of said silicon single crystal, When forming a defect-free crystalline region into a silicon single crystal which can be being pulled up out of silicon melt, by controlling precisely distance from said thermal shield bottom to a melt oil level, A silicon crystal pulling device characterized by enabling it to raise a silicon single crystal with a certain amount of margin to pull up velocity of a silicon single crystal.

[Claim 6]In a silicon crystal pulling device which is a silicon crystal pulling device which pulls up a silicon single crystal out of silicon melt, and is provided with a thermal shield which surrounds the circumference of said silicon single crystal, A silicon crystal pulling device manufacturing a silicon ingot which includes many defect-free crystalline regions by raising a silicon single crystal, surveying and pursuing distance from said thermal shield bottom to a melt oil level, and controlling the distance concerned precisely at least as a calculated value.

[Claim 7]It is a silicon crystal pulling device of a statement 6 either from claim 4 provided with a magnetic field applying means which impresses a magnetic field to silicon melt.

[Claim 8]A silicon ingot group which was manufactured by a silicon crystal pulling device of a statement 7 either from claim 4 and including many defect-free fields.

[Claim 9]A single-crystal-growth method pulling up the setting out GAP, carrying out by 0.2 to 0.5 time the path, and raising by controlling this GAP in preset value of less than  $\pm 2.0$  mm.

[Claim 10]How to control GAP precisely by feeding back difference of a GAP value and the setting out GAP which measured precisely distance from the thermal shield bottom to the melt surface, and surveyed it using a melt level detection device to a crucible feed per revolution, and adjusting crucible delivery.

[Claim 11]A training method of a defect-free crystal expanding allowable width of pull up velocity by impressing a magnetic field.

---

[Translation done.]

## \* NOTICES \*

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention]A Czochralski method (CZ process) silicon crystal pulling device and a method this invention pulls up a silicon single crystal out of silicon melt, It is related with the CZ process silicon crystal pulling device and method of being able to make the defect-free crystal (perfect crystal) which does not contain a Grown-in defect in particular able to form with simply and sufficient reproducibility into a silicon ingot, and realizing acquisition of more defect-free crystal wafers from a silicon ingot.

[0002]

[Description of the Prior Art]The demand of reduction of the crystal defect produced in the manufacturing process of a silicon single crystal is also becoming strong with improvement in the device property accompanying high integration and minuteness making of a semiconductor circuit in recent years. And in order to respond to this, when manufacturing a silicon single crystal by a CZ process, it is necessary to control the defect distribution within a wafer surface exactly, and to raise a silicon single crystal.

[0003]Here, when pulling up a silicon single crystal by a CZ process, it is reported that the defect distribution of a crystal generally has V/G and correlation which are expressed using the shaft-orientations temperature gradient G pull-up-velocity V and near the melt. And in order to raise the crystal in which the crystal defect of the void defect currently called especially the defect-free crystal (perfect crystal), a dislocation cluster, an OSF ring, etc. does not exist (however, there are a thing containing an OSF ring, etc. these days), it is necessary to control V/G with sufficient accuracy.

[0004]For example, to above-mentioned JP,8-330316,A. When raising speed of a crystal is set to V (mm/min) and the average of the temperature gradient in the crystal of the shaft orientations between 1300 \*\* is set to G (\*\*/mm) from the melting point of silicon as conditions



which form the defect-free field of a defect-free crystal (perfect crystal), Controlling so that the ratio expressed with  $V/G$  serves as  $0.20-0.22\text{-mm}^2/\text{min}$ , and pulling up a crystal is indicated. [0005]In addition, in order to control the defect distribution within the wafer surface determined by  $V/G$ , When the shaft-orientations temperature gradient of the crystal center at the time of crystal training is set to  $G_c$  and the shaft-orientations temperature gradient in a crystal peripheral part is set to germanium, Controlling the crystal training speed  $V$  in preset value of less than  $0.02\text{ mm}$ , and controlling  $\Delta G = \text{germanium} - G_c$  in less than  $1\text{ }^\circ\text{C/mm}$  (JP,11-199386,A), controlling at  $\text{germanium} = G_c \times 0.3$  (JP,11-199383,A), etc. are proposed.

[0006]

[Problem(s) to be Solved by the Invention]However, it is very difficult to control  $V/G$  with sufficient accuracy in the very narrow range (for example, JP,8-330316,A) which is shown, for example as training conditions for a defect-free crystal (perfect crystal) actually.

[0007]It is mentioned that setting and modification arise actually first as the reason in the quartz crucible by the radiant heat from the variation and the heater of a quartz crucible inside diameter, and the raised crystal weight and the melt weight calculated from the quartz crucible inside diameter do not become not necessarily the same.

[0008]When the CZ process silicon crystal pulling device with which the thermal shield is installed in the furnace is used, a thermal shield expands and contracts in the case of raising of a silicon single crystal. And as a result, since the diameter direction temperature distribution of the shaft-orientations temperature gradient  $G$  near [ at the time of crystal training ] the interface would change and  $V/G$  of a diameter direction would change, even if it controlled with accuracy sufficient [ pull up velocity ], it became very difficult to acquire the same defect distribution with sufficient reproducibility.

[0009]It is what changes every moment during training of a crystal in  $G$  actually also in the case where the shaft-orientations temperature gradient  $G$  is controlled, Since it was dramatically difficult, grasping exactly distribution of the diameter direction of the shaft-orientations temperature gradient under crystal training was not able to acquire the defect distribution made into the purpose with reproducibility sufficient in a wafer surface.

[0010]If  $G$  is uniform radially, what is necessary will be just to control the raising speed  $V$  to  $0.63 \times 0.03\text{ mm/min}$ , for example at the time of  $G = 3.0\text{ }^\circ\text{C/mm}$ , if it explains still in detail about this, and it says, for example by JP,8-330316,A, but.  $G$  is not uniform radially, when change by the radial direction of  $G$  reaches to 10%, allowable width becomes zero and the manufacture of a defect-free crystal (perfect crystal) of it becomes impossible. Although it means that the manufacture of a defect-free crystal (perfect crystal) of this becomes impossible substantially due to the homogeneous fall with radial slight  $G$ , It may fully happen that change by the radial direction of  $G$  reaches to 10%, and manufacture of a defect-free crystal cannot but become very unstable in the method proposed by JP,8-330316,A.

[0011]this invention is made in view of the above technical problems, and comes out. The purpose is to provide the CZ process silicon crystal pulling device and method of raising the acquisition rate and certainty of a crystal (perfect crystal).

[0012]

[Means for Solving the Problem]In a CZ process silicon crystal pulling device provided with a thermal shield in a furnace as a result of this invention persons' repeating research wholeheartedly, in order to solve the above technical problems, When a defect-free crystal is raised on the same conditions, It turned out that change of distance (only henceforth "GAP") from the thermal shield bottom to a melt oil level has influenced greatly the temperature gradient  $G$  near [ under crystal training ] the interface, and it became clear that it caused variation in defect distribution of a diameter direction of a wafer surface.

[0013]And this invention persons can hold down change of defect distribution within a wafer surface of the shaft-orientations temperature gradient  $G$  by holding down variation of the above GAP to the minimum further, It pulls up by it, finds out that the reproducibility of defect distribution within a wafer surface for every crystal can be improved, and came to complete this invention.

[0014]Since it is such, in this invention, following methods are provided as a basic principle thing.

[0015](1) It is a crystal pulling device which pulls up a silicon single crystal out of silicon melt, When raising a silicon single crystal with a crystal pulling device provided with a thermal shield which surrounds the circumference of said silicon single crystal, How to improve the reproducibility of crystal defect distribution within a field of a silicon wafer cut down from a silicon single crystal by pursuing variation of distance from said thermal shield bottom to a melt oil level, and holding down the variation concerned to the minimum.

[0016]Here, although especially a method of starting above (1) makes a problem reproducibility of crystal defect distribution of the diameter direction in a field of a silicon wafer and size of crystal defect density has not considered it as a problem, when reproducibility in case a crystal defect is zero is ensured, it will be said that it raised accuracy of manufacture of a defect-free crystal.

[0017]Since it is such, according to this invention, a method of manufacturing a defect-free crystal with a certain amount of certainty will also be provided. And what generally described the method is following (2). In a raising process of a defect-free crystal in the light of a basic principle of this invention, By giving a certain amount of flexibility to a change in pull up velocity of a silicon single crystal, what regarded this invention as what raised manufacture accuracy of a defect-free crystal, and generally described it is following (3).

[0018]A "crystal defect" said here means Grown-in defects, such as a void defect, a dislocation

cluster, and an OSF ring. Although a concrete numerical value under a certain specific conditions is specified in an example about "the inside of predetermined allowable width" of following (2), Then, a suitable value is set up according to a situation, without being restricted to a shown numerical value (this "suitable value" can be drawn by conducting an experiment shown in an example, and the same experiment, if it is a person skilled in the art).

[0019](2) It is a crystal pulling device which pulls up a silicon single crystal out of silicon melt, When raising a silicon single crystal with a crystal pulling device provided with a thermal shield which surrounds the circumference of said silicon single crystal, About a parameter set when forming a defect-free crystalline region into a silicon single crystal which can be being pulled up out of silicon melt. How to increase accuracy of defect-free crystalline region formation by setting up enter in predetermined allowable width at least about distance from said thermal shield bottom to a melt oil level, and pull up velocity of said silicon single crystal, and raising a silicon single crystal.

[0020](3) It is a crystal pulling device which pulls up a silicon single crystal out of silicon melt, When raising a silicon single crystal with a crystal pulling device provided with a thermal shield which surrounds the circumference of said silicon single crystal, How to enlarge allowable width of a change in pull up velocity of a silicon single crystal by increasing precision of control of distance from said thermal shield bottom to a melt oil level when forming a defect-free crystalline region into a silicon single crystal which can be being pulled up out of silicon melt.

[0021]In order to enforce a method concerning above this inventions, a suitable CZ process silicon crystal pulling device is as follows.

[0022](4) In a silicon crystal pulling device which is a silicon crystal pulling device which pulls up a silicon single crystal out of silicon melt, and is provided with a thermal shield which surrounds the circumference of said silicon single crystal, About a parameter set when forming a defect-free crystalline region into a silicon single crystal which can be being pulled up out of silicon melt. A silicon crystal pulling device setting up enter in predetermined allowable width at least about distance from said thermal shield bottom to a melt oil level, and pull up velocity of said silicon single crystal, and raising a silicon single crystal.

[0023](5) In a silicon crystal pulling device which is a silicon crystal pulling device which pulls up a silicon single crystal out of silicon melt, and is provided with a thermal shield which surrounds the circumference of said silicon single crystal, When forming a defect-free crystalline region into a silicon single crystal which can be being pulled up out of silicon melt, by controlling precisely distance from said thermal shield bottom to a melt oil level, A silicon crystal pulling device characterized by enabling it to raise a silicon single crystal with a certain amount of margin to pull up velocity of a silicon single crystal.

[0024](6) In a silicon crystal pulling device which is a silicon crystal pulling device which pulls up a silicon single crystal out of silicon melt, and is provided with a thermal shield which

surrounds the circumference of said silicon single crystal, A silicon crystal pulling device manufacturing a silicon ingot which includes many defect-free crystalline regions by raising a silicon single crystal, surveying and pursuing distance from said thermal shield bottom to a melt oil level, and controlling the distance concerned precisely at least as a calculated value.

[0025](7) (4) to (6) -- either -- a silicon crystal pulling device of a statement. [ provided with a magnetic field applying means which impresses a magnetic field to silicon melt ]

[0026]As for a magnetic field, it is preferred to impress a horizontal magnetic field beyond 2500G at least. Since a magnetic field is considered that the homogeneity of G within a wafer surface becomes insufficient by less than 2000G, and a rate of defect-free-izing gets worse on the contrary by more than 5000G, it is preferred to adjust in 2500G-5000G.

[0027]By the way, a silicon ingot manufactured by these devices, since accuracy of defect-free field formation is higher than the conventional thing, including a defect-free field mostly, much inferior goods (silicon ingot which does not include most defect-free fields) are hardly continuously mixed also by this raising wooden-clogs case in a silicon ingot Therefore, in this invention, the following silicon ingot groups which could pull up continuously and were manufactured are also included in the range.

[0028](8) (4) to (7) It is the silicon ingot group which was manufactured by a silicon crystal pulling device of a statement and including many defect-free fields either.

[0029]In this invention, following methods are also included as a more concrete mode.

[0030](9) A single-crystal-growth method pulling up the setting out GAP, carrying out by 0.2 to 0.5 time the path, and raising by controlling this GAP in preset value of less than  $\pm 2.0$  mm.

[0031](10) How to control GAP precisely by feeding back difference of a GAP value and the setting out GAP which measured precisely distance from the thermal shield bottom to the melt surface, and surveyed it using a melt level detection device to a crucible feed per revolution, and adjusting crucible delivery.

[0032](11) A training method of a defect-free crystal (perfect crystal) expanding allowable width of pull up velocity by impressing a magnetic field.

[0033][Definition of term] etc. In this specification, an "ingot" means a single crystal grown-up from silicon melt, it is started from an ingot, and a "wafer" is produced.

[0034]A defect-free crystal (perfect crystal) means a void (cave) defect, an oxidation induction stacking fault (OSF;Oxidation Induced Stacking Fault), and a thing of a crystal in which neither of a dislocation cluster exists. A defect-free field (perfect crystal field) or a defect-free field means also in a crystal a void (cave) defect, an oxidation induction stacking fault (OSF;Oxidation Induced Stacking Fault), and a field where neither of a dislocation cluster exists.

[0035]In order that a "thermal shield" may cover radiant heat from a raw-material-melt oil level, and heat dissipation from a heater in a furnace, it is installed in a furnace, but this serves to

rectify a flow of gas passed in a furnace. If heat from a melt oil level or a heater is covered in a certain form as a result here even if rectification of gas is a key objective, It is contained in a concept of a "thermal shield" in this invention as long as a thermal shield is performed in a certain form, since it is enough to function as a thermal shield concerning this invention.

[0036]As "a magnetic field applying means which impresses a magnetic field to silicon melt", what is indicated by JP,56-45889,A, for example can be used. What is indicated by JP,58-217493,A can be used as what makes a cusp field also in a magnetic field applying means.

[0037]

[A gestalt for inventing] Drawing 1 is a figure showing basic constitution of a hot zone of a CZ process silicon crystal pulling device for carrying out this invention. As shown in this drawing 1, a CZ process silicon crystal pulling device for carrying out this invention, The crucible 21 which stores the silicon melt 13 and rotates itself, and the heater 22 which heats this crucible 21, The thermal shield 23 which encloses the single crystal 11 which can be pulled up while being rotated from the silicon melt 13, and adjusts the amount of radiant heat to the single crystal 11 concerned, and the solenoid 27 for impressing a magnetic field to the silicon melt 13 are included.

[0038]Here, the thermal shield 23 comprises a carbon member and generally performs a temperature control of the side of the single crystal 11 by covering radiant heat from silicon melt 13 grade. The heater 22 comprises the side heater 22a and the tank bottom heater 22b suitably, as shown in drawing 27.

[0039]In carrying out this invention, it is necessary to pursue precisely the distance L from the thermal shield bottom 23a to the melt oil level 13a, and to control this, and it is suitable if a melt level detection device concerning the application for patent No. 083030 [ 2000 to ] is used as what measures the distance L precisely. And when the distance L measured by the melt level detection device concerning the application for patent No. 083030 [ 2000 to ] has shifted from a range set up beforehand in operation of this invention, it adjusts so that you may make it go up and down the crucible 21 for example and this may be returned to a fitness value.

[0040]Here, drawing 2 and drawing 3 are the block diagrams showing an embodiment of a melt level detection device concerning the application for patent No. 083030 [ 2000 to ]. In a CZ process crystal pulling device provided with this melt level detection device, The distance measurement unit 8 which made triangulation a principle is adopted, and this distance measurement unit 8 is equipped with a laser beam exposure machine which projects a laser beam on the silicon melt oil level 13a, an electric eye which receives a laser beam reflected from the silicon melt oil level 13a, and \*\*.

[0041]And it is reflected by the scan mirror 28, the laser beam 2 outputted from the distance measurement unit 8 penetrates the entrance window 18, and it is projected on it by the silicon melt oil level 13a via the prism 20 made from quartz installed in the chamber 17 of a pull up

device. The laser beam 2 on which it was projected by the silicon melt oil level 13a once carries out specular reflexion here, and the measurement spot 31 hits the lower end part rear face (bottom) 23a of the thermal shield 23. And the laser beam 2 irradiated by the bottom 23a of the thermal shield 23 as the measurement spot 31, It is scattered about here, and a part of the reflective scattered light carries out specular reflexion by the silicon melt oil level 13a (secondary reflection light), and it enters into the distance measurement unit 8 via the prism 20, the entrance window 18, and the scan mirror 28. The distance measurement unit 8 which made triangulation a principle computes distance at that time ( $D_w$ ) from an illuminating angle and a light-receiving angle of distance between a laser beam exposure machine built in it, and an electric eye, and a laser beam.

[0042]Next, the measurement spot 31 is moved to the upper surface 25 of a lower end part of the thermal shield 23 by rotating or moving the scan mirror 28, The distance measurement unit 8 is made to receive catoptric light (primary reflected light) from there via the prism 20, the entrance window 18, and the scan mirror 28 (course shown with a dashed line among a figure). And distance ( $D_s$ ) to the rear face (bottom) 23a of a lower end part of the thermal shield 23 is found by computing distance to the upper surface of a lower end part of the thermal shield 23, and applying the thickness 26 of a lower end part of the thermal shield 23 with the same technique as a time of computing  $D_w$ .

[0043]And the distance (distance of GAP)  $L$  from the thermal shield bottom 23a to the silicon melt oil level 13a is calculated by the following (1) type.

[0044]

Distance  $L = (D_w - D_s) / 2$  of GAP ... (1) type [0045]

[Example][Setups] About the case where controlled precisely to the distance  $L$  of the crystal pulling speed  $V$  and GAP, and a single crystal is pulled up using a CZ process silicon crystal pulling device as shown in drawing 1, it was made to contrast with the case where it is not performed, and the formation condition of the defect-free crystal was investigated. The experiment was conducted using a crystal 200 mm in diameter.

[0046]After distribution of a crystal defect dips a crystal in an etching reagent, can generally investigate it by observing the surface, but. In this example, by carrying out unagitated Secco etching about a void and a dislocation cluster, after carrying out oxidizing heat treatment of 16 hours at 1000 \*\* which follows 3 hours and it at 780 \*\* about OSF, distribution of the defect was investigated by carrying out light etching.

[0047]The distance  $L$  of GAP was adjusted near 60 mm, and by the stationary state, the crystal pulling speed  $V$  was adjusted so that it might become about 0.4 mm/min. The magnetic field impressed the horizontal magnetic field of 3000G.

[0048][Measurement of the distance  $L$  of GAP] the distance  $L$  of GAP. It measures with the melt level detection device concerning the above-mentioned application for patent No. 083030

[ 2000 to ], The measurement value was fed back to the crucible feed per revolution, and while controlling the distance L of GAP to become less than \*\*2.0 mm/min of preset values, it controlled so that the crystal pulling speed V served as less than \*\*0.01 mm/min of preset values.

[0049][Dispersion in the distance L of GAP when a common CZ process silicon crystal pulling device is used] first, Using the CZ process silicon crystal pulling device as shown in drawing 1, it controlled so that the distance L of GAP became fixed with the technique from the former in the device concerned, and the multiple-times silicon single crystal was pulled up. Drawing 4 shows the actual measurement of the distance L of GAP when it is made such.

[0050]When it controls by the technique from the former to be shown in this drawing 4, it turns out also with thinking that it controlled so that the distance L of GAP became fixed that remarkable dispersion has arisen actually. This is considered to originate in the setting of the variation in a quartz crucible inside diameter and quartz at the time of silicon single crystal growth, modification, and a thermal shield expanded and contracting as already stated.

[0051][Control of the crystal pulling speed V, control of the distance L of GAP]

<control (the conventional method) of the crystal pulling speed V> -- first, in accordance with the method currently performed from the former, the distance L of GAP was set up uniformly and production of the defect-free crystal was tried by adjusting the crystal pulling speed V.

[0052]Then, as shown in drawing 5, the crystal pulling speed V. Although settled only by shifting from a preset value slightly by the precise adjustment, about the distance L of GAP. When measured with the melt level detection device concerning the above-mentioned application for patent No. 083030 [ 2000 to ], it turned out that it separates from the actual measurement (GAP actual value = distance L of GAP) greatly from a preset value. This gap amounted also to 4 mm - 8 mm in the stage of the last of crystal pulling.

[0053]And the defect-free field disappeared as were shown in the defect distribution figure shown under the graph and the GAP actual value separated from the GAP preset value, and the dislocation cluster has expressed.

[0054]In the method from [ from this drawing 5 ] the former, it can be conjectured that it is a reason which will be been because the GAP actual value was actually shifted from the GAP preset value that it was not able to be considered as a defect-free field about all the product object domains.

[0055]Shortly [ <close control / of the distance L of GAP / (control experiment)> ], Based on the actual measurement from the melt level detection device concerning the above-mentioned application for patent No. 083030 [ 2000 to ], feedback control of the distance L of GAP was carried out precisely, and, on the other hand, it shifted intentionally from the preset value about the crystal pulling speed V.

[0056]Then, as shown in drawing 6, in the part from which the crystal pulling speed V



separated greatly from V preset value, the defect-free field disappeared and the dislocation cluster and the OSF ring have expressed.

[0057]Even when it controls precisely based on the actual measurement and a silicon single crystal is raised from this about the distance L of GAP, in the part from which the crystal pulling speed V separated greatly from the preset value, it turns out that a defect-free field disappears, but. There is a certain amount of allowable width in it, and simultaneously with it, when the crystal pulling speed V changes in the range which does not exceed the allowable width, it turns out that a defect-free field is formed.

[0058]While controlling precisely about <the close control (control experiment) of the crystal pulling speed V>, next the crystal pulling speed V, about the distance L of GAP, it shifted intentionally from the preset value.

[0059]Then, as shown in drawing 7, in the part from which the distance L of GAP separated greatly from the GAP preset value, the defect-free field disappeared and the dislocation cluster and the OSF ring have expressed.

[0060]When the distance L of GAP changes from this in the range which the allowable width to the case where the crystal pulling speed V is controlled precisely exists, and does not exceed the allowable width about the distance L of GAP, either, it turns out that a defect-free field is formed.

[0061]Based on the actual measurement from the melt level detection device concerning the above-mentioned application for patent No. 083030 [ 2000 to ], feedback control of the distance L of GAP was precisely carried out to the <close control [ of the distance L of GAP, and the crystal pulling speed V ] (this invention)> last, and it controlled precisely also about the crystal pulling speed V.

[0062]As a result, as shown in drawing 8, the defect-free crystalline region was formed over the large field of the manufactured silicon ingot. Most of those product object domains of this silicon ingot are defect-free crystalline regions.

the acquisition rate of a defect-free crystal silicon wafer is markedly easy to be alike.

[0063][Allowable width] Here, when precisely measured about the "allowable width" suggested in the above-mentioned experiment, the result as shown in drawing 9 was obtained.

[0064]As shown in this drawing 9, in being in within the limits which is the distance of  $L^{**2}$  mm of GAP, as for the crystal pulling speed V, there is allowable width of  $^{**}0.01$  mm/min. However, as shown in this same drawing 9, when the distance L of GAP is shifted 3 mm, the allowable width of the crystal pulling speed V will narrow even in  $^{**}0.005$  mm/min and a half.

[0065]Thus, as the distance L of GAP is controlled exactly, the allowable width of the crystal pulling speed V becomes larger. If it says in addition, in order to carry out this invention, it is not necessary to apply a magnetic field but, and as for the allowable width of the speed V, the

way to which the magnetic field was applied becomes large (incidentally, when a magnetic field is applied, the distance L of GAP more nearly optimal than the case where a magnetic field is not applied becomes narrow).

[0066]

[Effect of the Invention]Diameter direction distribution of the shaft-orientations temperature gradient G under crystal training can be pulled up, and it can be made to change with sufficient reproducibility by a crystal longitudinal direction for every crystal by controlling the distance L of GAP with sufficient accuracy in raising of a silicon single crystal so that the above thing may show. Here, although it is dramatically difficult to keep G constant by a crystal longitudinal direction, since it realizes, controlling G of a diameter direction precisely by controlling the distance L of GAP with sufficient accuracy can also be stabilized, and it can manufacture a defect-free crystal.

[0067]Namely, according to this invention, a defect-free crystal can be made to form with simply and sufficient reproducibility into a silicon ingot, and more defect-free crystal wafers can be acquired now from a silicon ingot.

---

[Translation done.]

\* NOTICES \*

JP0 and INPIT are not responsible for any damages caused by the use of this translation.

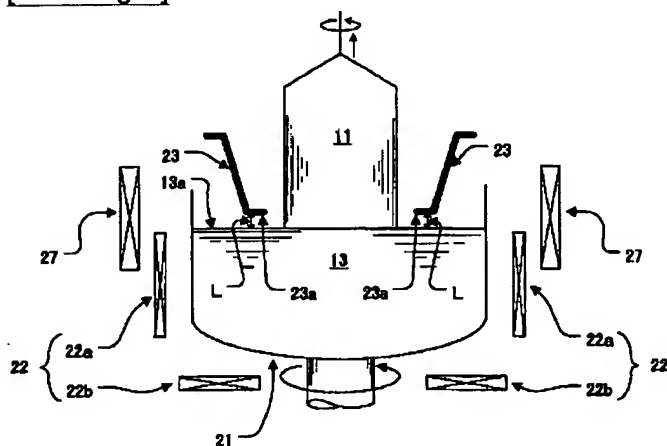
- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.\*\*\*\* shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

---

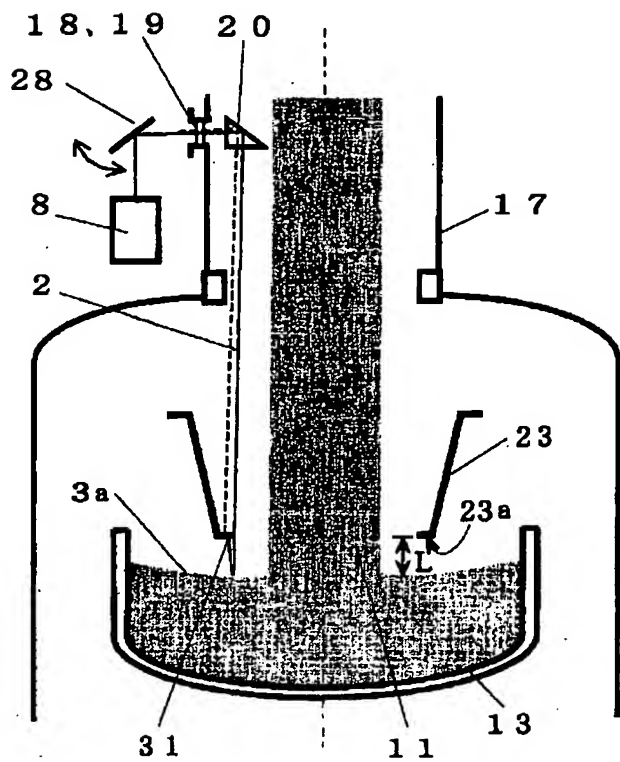
DRAWINGS

---

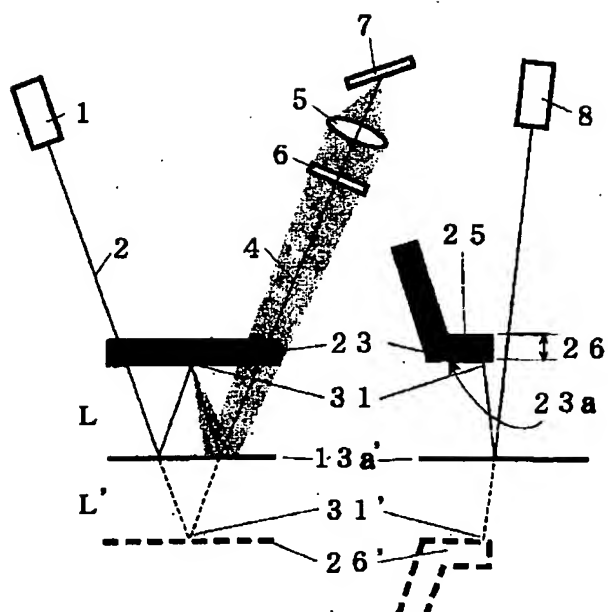
[Drawing 1]



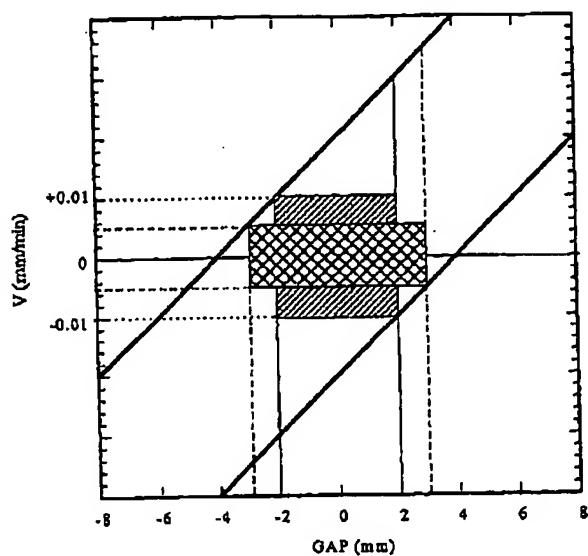
[Drawing 2]



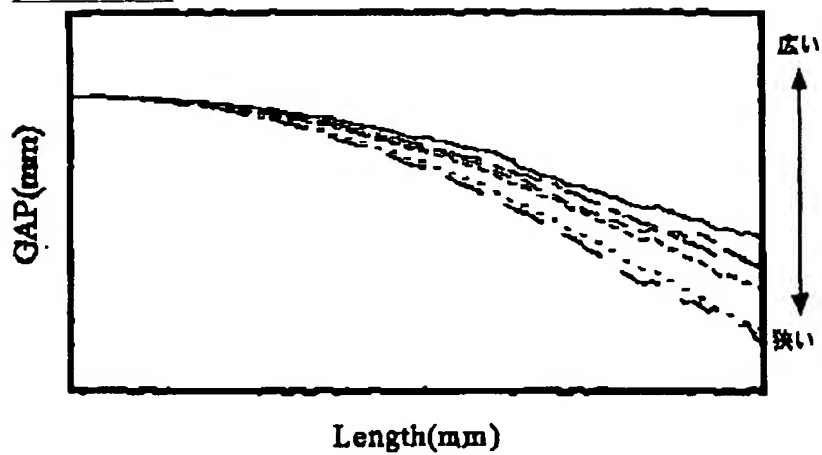
[Drawing 3]



[Drawing 9]

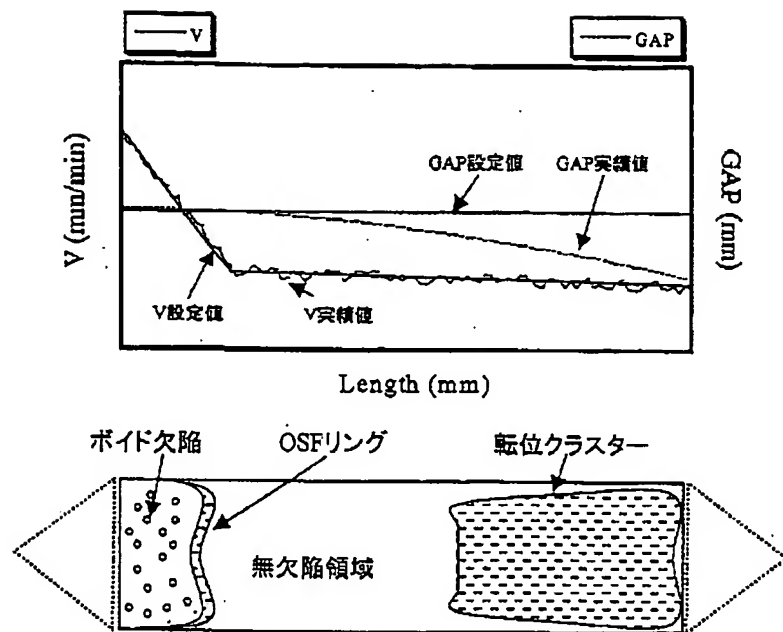


[Drawing 4]



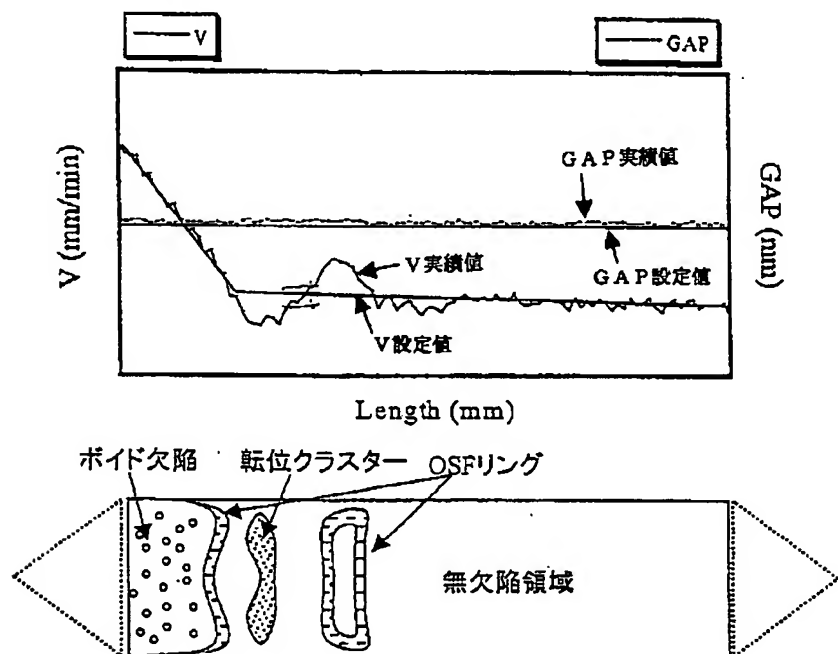
[Drawing 5]

## 1) V制御のみ



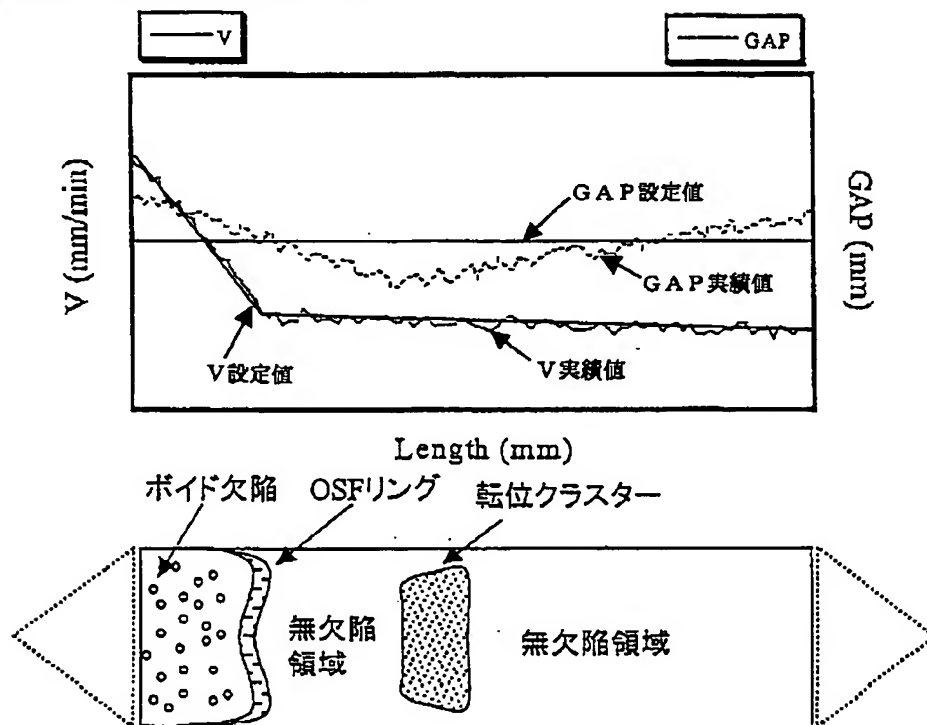
## [Drawing 6]

## 2) GAP制御(V許容幅はずれ)



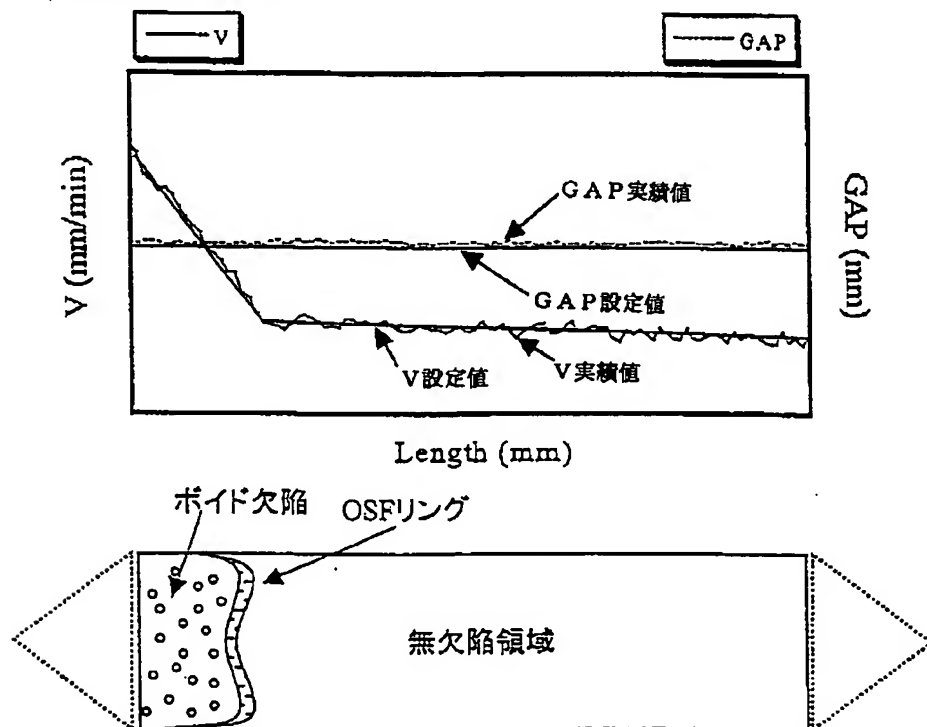
## [Drawing 7]

### 3)V制御(GAP許容幅はずれ)



[Drawing 8]

### 4)V&GAP制御(本発明)



[Translation done.]